11 Veröffentlichungsnummer:

0 176 981 A1

12

EUROPÄISCHE PATENTANMELDUNG

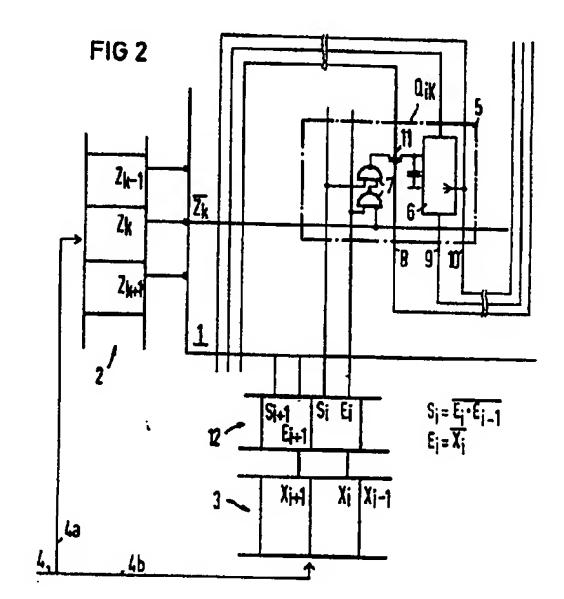
② Anmeldenummer: 85112291.1

(1) Int. Cl.4: HO3M 1/74

- 2 Anmeldetag: 27.09.85
- 3 Priorität: 28.09.84 DE 3435715
- Veröffentlichungstag der Anmeldung: 09.04.86 Patentblatt 86/15
- Benannte Vertragsstaaten:
 AT BE CH DE FR GB IT LI NL SE

- Anmelder: Siemens Aktlengesellschaft
 Berlin und München Wittelsbacherplatz 2
 D-8000 München 2(DE)
- Erfinder: Irmer, Helmbert, Dipl.-ing.
 Jagdfeldring 14
 D-8013 Haar(DE)
 Erfinder: Mühlbauer, Otto, Ing. grad.
 Untersbergstrasse 82
 D-8000 München 90(DE)

- D/A-Wandler.
- Der einschrittige D/A-Wandler besteht aus matrixförmig angeordneten, über einen Dekoder (2, 3) und eine nachgeschaltete Logik (7, 12) angesteuerte Einzelquellen (8). Mit der Logik (7, 12) wird die Matrixspalte (X,) der aktuell angesteuerten Einzelquelle (6) bestimmt und ein Umschalten der Quellen aller übrigen Spalten unterdrückt. Die Erfindung zeichnet sich durch geringen Platzbedarf, kurze Laufzeiten, niedere Verlustleistung und durch die Vermeidung von Umschaltspannungsspitzen aus.



D/A-Wandler

10

15

Die Erfindung betrifft einen D/A-Wandler gemäß dem Oberbegriff des Patentanspruches 1.

Ein derartiger D/A-Wandler ist aus der europäischen Patentanmeldung E-A2-043 B97 bekannt.

Bekanntlich arbeiten D/A-Wandler in der Weise, daß entsprechend dem digitalen, zu wandelnden Wert über Steuerleitungen gewichtete Quellen angesteuert werden, deren Ausgangssignale aufaddiert werden und den Analogwert bilden. Beim Umschalten von kritischen, an sich bekannten Wortkombinationen, beispielsweise von 01111 nach 10000, können jedoch Überspannungsspitzen, sogenannte Glitches, auftreten. Diese haben ihre Ursachen in den Laufzeitunterschieden gleichzeitig an- und abschaltender Quellen bzw. in der Asynchronität der Daten auf den Bitleitungen und in den unterschiedlichen Toleranzen der gewichteten Quellen.

Eine bekannte Maßnahme derartige Überspannungsspitzen zu verhindern, ist die Benutzung von Einzelquellen, die über einen Thermometerdekoder angesteuert werden. Dabei werden vom Dekoder neben der der Bitwertigkeit des Digitalwertes zugeordneten Dekodierleitung auch alle anderen niederwertigen Dekodierleitungen zur Ansteuerung der Einzelquellen aktiviert. Bedingt durch die stetige Zunahme der Anzahl der ausgewählten Dekodierleitungen wird mit wachsendem Binärwort nur jeweils eine Quelle hinzugeschaltet bzw. mit kleiner werdendem Binärwort jeweils nur eine Quelle abgeschaltet. Diese Wortkombinstionen haben somit trotz Anderung aller Binarbits nur das Umschalten einer einzigen Quelle zur Folge. Umschaltspitzen aufgrund des Umschaltens von mehreren Quellen konnen also nicht auftreten.

Ein derartiger einschrittiger D/A-Wandler ist in der Zeitschrift "Elektroniker" Nr. 5/1976, S. EL1 bis EL8 beschrieben. Diese Anordnung hat jedoch einen großen Flächenaufwand zur Folge, welcher durch den Dekoder, den Verdrahtungskanal und die hohe Anzahl von Einzelquellen bedingt ist. Zur Wandlung eines n-Bit breiten Digitalwortes sind nämlich ein 2 n-stufiger Dekoder und 2n Einzelquellen erforderlich. Das Fan-in in dieser 2 n-Dekoderstufe begrenzt den Einsatzbereich zu hohen Frequenzen hin. Ein D/A-Wandler der eingangs genannten Art hat den Nachteil, daß mehrere ROMs in Reihenschaltung erforderlich sind, um die Zeißeninformation zu dekodieren.

Der Erfindung lag daher die Aufgabe zugrunde, den Flächen- und Schaltungsaufwand für einen D/A-Wandler der oben genannten Art zu verringern.

Diese Aufgabe wird gemäß dem kennzeichnenden Teil des Anspruches 1 gelöst. Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

Die Erfindung beruht darauf, zwei Thermometer-Dekoder mit einer Quellenmatrix zusammenzuschalten. Anstelle eines m-aus-2n-Dekoders werden vorteilhafterweise zwei m-aus-2n/2-Dekoder mit jeweils 2n/2 Stufen eingesetzt. Im Kreuzungspunkt der Matrix kann durch die Zeilen- und Spalteninformation die Stufung eines m-aus-2n-Dekoders nachgebildet werden.

Der Verdrahtungsaufwand wird durch ein zweidimmensionales Matrixfeld verringert. Dadurch werden die Kapazitäten in der Verdrahtung her abgesetzt, was einen Betrieb mit hohen Frequenzen ermöglicht. Das hat eine geringere Gatterlaufzeit und somit eine Verkürzung der Wandlungszeit zur Folge. Durch die Aufspaltung der Eingangsstufen wird eine Verringerung des Fan-in des Wandlers und eine Verringerung der Verlustleistung erreicht. Dies trifft insbesonders bei einer Realisierung in Einkanal MOS-Technologie zu, da die üblicherweise in m-aus-2n-Dekodern verwendeten

NAND-Funktionen mit mehr als zwei Eingängen nur schwer zu realisieren sind. Sie müssen durch Umformungen eines X-fach NAND-Gatters mit zusätzlichen, nicht minimierten Gattem realisiert werden.

Im folgenden wird die Erfindung anhand zweier Ausführungsbeispiele weiter beschrieben.

Fig. 1 zeigt schematisch einen erfindungsgemäßen D/A-Wandler.

Fig. 2 zeigt Einzelheiten des D/A-Wandlers nach Fig.

Fig. 3 zeigt Einzelheiten eines weiteren D/A-Wandlers, Fig. 4 zeigt tabellarisch Steuersignale für die Anordnungen gemäß Fig. 2 und 3,

Fig. 5, 6 zeigen jeweils schematisch Beispiele für kritische Schaltzustände der erfindungsgemäßen Anordnung und

Fig. 7 zeigt das Schaltbild eines Thermometerdekoders.

Gemåß Fig. 1 besteht der D/A-Wandler aus einem Quellenfeld in Matrixanordnung 1, aus einem Zeilendekoder 2 und einer, einem Spaltendekoder 3 nachgeschalteten ersten Logikanordnung 12. In jedem Matrixpunkt 5 liegt eine Einzelquelle, beispielsweise eine Strom- oder Spannungsquelle, die durch Ansteuerung über die beiden Dekoder spaltenweise auf einem Strombus 10 zusammengeschaltet werden, wobei das aufsummierte Analogsignal I_{AUS} auf einer alle Strombusse 10 zusammenfassenden Leitung abgreifbar ist.

Das zu wandelnde Digitalsignal A, bis A, wird den beiden Dekodern 2, 3 über n parallele Digitalleitungen 4 zugeführt. Der Zeilendekoder 2 ist den niederwertigen Bits A, bis A_{tn/21-1} zugeordnet, während der Spaltendekoder 3 die Gewichtung der höherwertigen Bits A_{n/2} bis A_n übernimmt. Den jeweils 2^{n/2} Stufen entsprechend sind zwei m aus 2^{n/2}-Dekoder erforderlich. Die Matrix 1 umfaßt 2^{n/2}x 2^{n/2} Einzelquellen. Das in Fig. 1 wiedergegebene Beispiel ist für ein 8 Bit breites Datenwort A, bis A, und somit für eine 16 x 16 Einzelquellen umfassende Matrix 1 ausgelegt. Der Zeilen- und der Spaltendekoder 2, 3 sind als Thermometerdekoder ausgeführt.

Fig. 2 zeigt beispielhaft, wie durch eine logische Verknüpfung benachbarter Auskodierleitungen eine zusätzliche Information S, am Ausgang des Spaltendekoders 3 ermittelt wird, welche diejenige Spalte X,bestimmt, in welcher entsprechend der Kodierung des Zellendekoders 2 die Dekoderstufung aktuell ausgeführt wird. Diese Information wird dazu benützt, die Quellen 6 aller derjenigen Spalten, die niedrigeren Spaltenleitungen zugeordnet sind, vollständig aktiv und unabhängig vom Zustand des Zeilendekoders 2 zu halten, während die Quellen derjenigen Spalten, die höherwertiger sind, nicht aktiviert werden können.

In dem wiedergegebenen Beispiel umfassen der Zeilen-und Spaltendekoder 2, 3 k bzw. i Dekoderstufen (k, i = 0 bis 15). Das aktuell über die Zeile Z, und die Spalte X, angewöhlte Matrixelement 5 mit einer Einzelquelle 6 ist mit Q ix bezeichnet. Die Einzelquelle 6 liegt an einer Versorgungsleitung 9 und ausgangsseitig an einem Strombus 10. Ihr Steuereingang ist über eine Logikanordnung 7 mlt der zugehörigen, mit invertiertem Signal beaufschlagten Zeilenleitung Z, einer weiteren Spaltenleitung E, und der zusätzlichen Informationsleitung S, verbunden. Die Ansteuerung wird mittels eines über eine Taktleitung 8 gesteuerten Synchronisierschaltung 11, bestehend aus einem FET, synchronisiert, die zwischen der Logikanordnung 7 und der betreffenden Einzelquelle 6 liegt. Die Information des Zeilendekoders 2 und des Spaltendekoders 3 wird also mit

2

65

55

der zusätzlichen Information im Matrixpunkt 5 zu einem Steuersignal für die Einzelquelle 6 logisch verknüpft. Die Taktleitung 8, die Versorgungsleitung 9 und der Strombus 10 sind für alle Quellen Q, gemeinsam durchgeschleift. Im wiedergegebenen Beispiel ist die Schleife mäanderförmig ausgeführt, wobei nebeneinanderliegende Matrixspalten nacheinander durchlaufen werden.

Aus der in Fig. 4 wiedergegebenen Tabelle ist die Funktion der Logikanordnung 7 entnehmbar. Sie zeigt, daß bei einem logisch-0-Zustand der zusätzlichen Informations-leitung S, und bei einem logisch-1-Zustand der weiteren Spaltenleitung E, unabhängig vom Zustand der zugehörigen Zeilenleitung Z, alle Einzelquellen 6 der betreffenden Spalte X, abgeschaltet sind. Im Fall einer logischen Null bzw.

logischen Eins der zusätzlichen Informationsleitung S, bzw. Spaltenleitung E, sind unabhängig vom Signal auf der Zeitenleitung Z, alle Stromquellen der zugehörgigen Spalte X, zugeschaltet. Liegen sowohl Informationsleitung S; als auch weitere Spaltenleitung E, auf logisch 1, so wird die Einzelquelle 6 des Quellenelements Q, bei einer logischen Null auf der Zeilenleitung Z, ein-und bei einer logischen Eins ausgeschaltet, entsprechend dem Zeilendekoder Z.

Die Signale auf der zusätzlichen Informationsleitung Sund der weiteren Spaltenleitung E, werden in einer dem Spaltendekoder 3 nachgeschalteten logischen Anordnung 12 aus dem Signal der Spaltenleitung X, durch folgende log. Verknüpfung generiert:

$$E_i = X_i$$
 und $S_i = E_i$

75

10

, wobei mit E , die Information auf der Informationsleitung mit X, bzw. ¡die Information auf der Spalten- bzw. weiteren Spaltenleitung bezeichnet sind.

Fig. 3 zeigt ein Beispiel mit einer 16 x 16 Einzelquellen umfassenden Matrix 1, welche über eine Einzelgewichtung auf den negierten niederwertigen Bits "A, bis "A, (Zeilen Z, bis Z,) und mittels Binärgewichtung auf den höherwertigen Bits A4 bis A7 (Spalten X1 bis X16) angesteuert ist. Bei der Einzelgewichtung wird die Ansteuerung der Zeilen Z, bis Z, direkt aus dem die vier niederwertigen Bits umfassenden Teil des Binärwortes abgeleitet. Wie die Fig. zeigt, sind die entsprechenden Digitalleitungen 4a entsprechend der Wertigkelt ihrer Information gewichtet und mit jeweils n Zeilenleitungen Z, (n = 0 bis 3) verbunden. Die Ausgestaltung und Funktion der Matrixelemente 5, des Spaltendekoders 3 und der logischen Anordnung 12 entsprechen dem in Fig. 2 beschriebenen Beispiel. Als definierte Ausgangsstellung ist die Information x₁₁ = 0 und x₁ = 1.

Durch die Einsparung von Eingangsleitungen durch Zusammenfassung vom Matrixelementen 5 entsprechend der Gewichtung und des Zeilendekoders wird eine weitere Flächenersparnis bei gleichzeitig zufriedenstellender Unterdrückung der Überspannungsspitzen erreicht.

Die Fig. 5 und 6 zeigen schematisch jeweils Schaltzustände der Einzelquellen 6 beim Umschalten von kritischen Wortkombinationen. Eingeschaltete Einzelquellen sind dabei jeweils durch ein "X" gekennzeichnet. Im ersten Beispiel (Fig. 5) ist der Übergang von einem auf den Digitalleitungen A7 bis A0 anstehenden Digitalwort 00100111 zu einem Digitalwort 00101000 wiedergegeben. An den Ausgängen des Zeilendekoders 2 sind die zugehöngen logischen Zustände H bzw. L und am Spaltendekoder 3 die zu den Spaltenleitungen X1 bis X16 gehörenden Signale auf den weiten Spaltenleitungen S, und zusätzlichen Informationsleitungen E, angegeben. Beim Übergang vom ersten Zustand la zum zweiten Zustand Ila wird trotz der kritischen Wortkombination lediglich eine Einzelquelle in Zeile Z8 und Spalte X3 zugeschaltet.

In dem in Fig. 6 wiedergegebenen Beispiel wird beim Übergang eines Binarwortes 01111111 (Zustand Ib) nach 10000000 wird (Zustand IIb) lediglich in Zeile Z16 und Spatte X8 eine Einzelquelle zugeschaltet, wobei die Änderung der Zustande am Zeilendekoder 2 nicht ausschlaggebend sind, für die Zuschaltung der Einzelquelle, Q16.8 sondem diese vielmehr durch die Anderung von E, und S, aktiviert wird.

Fig. 7 zeigt die Schaltungsanordnung eines Thermometerdekoders zum Dekodieren eines vierstelligen Binärwortes, wie er als Spaltendekoder 3 verwendet ist. Es werden 'die vier höherwertigen Bits A. bis A. als Eingangsvariable zügeführt. Ausgangsseitig sind 'die Spalteninformationen X. bis X... abgreifbar. Um an jedem Ausgang Signale mit gleich langen intermen Laufzeiten zu erhalten, sind in die Signalwege, die im Vergleich zu parallel geschalteten Signalwegen kein log. Verknüpfungsglied aufweisen, Inverter geschaltet. Auf diese Weise werden alle Einzelqueilen gleichzeitig geschaltet.

Ansprüche

1. Einschrittiger D/A-Wandler mit einer Vielzahl von zusammenschaltbaren, von einer Dekoderanordnung angesteuerten Einzelquellen (6), wobei die Einzelquellen (6) matrixförmig angeordnet und zumindest der höherwertige Teil eines zu wandelnden, n-Bit breiten Digitalwortes (A, bis A_{n-1} von einem Spaltendekoder (3) unter Zwischenschaltung einer Logikanordnung (7, 12) angesteuert ist in welcher die Matrixspalte der äktuell angesteuerten Einzelquelle (6) bestimmt und ein Umschalten der Einzelquellen (6) der übrigen Spalten unterdrückt wird, dadurch gekennzelchnet, daß der Zeilendekoder (2) als Thermometerdekoder ausgebildet ist, daß die Logikanordnung (7, 12) aus

a) einer dem Zeilendekoder (3) nachgeschalteten ersten Logikanordnung (12) zur Ableitung einer weiteren Spalteninformation (E,) und einer zusätzlichen Information (S,) aus der Spalteninformation (X,) gemäß der log. Verknüpfungen:

the many that the state of the

$$E_i = X_i$$
 und
 $S_i = E_i - E_{i-1}$ und

the transfer of the transfer of the transfer of the contract of

and the state of the second section in the second section is a second section of the second section in the second section is a second section of the second section in the second section is a second section of the second section in the second section is a second section of the second section in the second section is a second section of the second section in the second section is a second section of the second section in the second section is a second section of the second section in the second section is a second section of the second section is a second section of the second section is a second section in the second section is a second section of the second section of the second section is a second section of the section o

3

6

b) aus einer jeweils jeder Einzelquelle (6, Q_n) zugeordneten zweiten Logikanordnung (7) gemäßfolgender log. Verknüpfung mit einer Zeileninformation ZK:

5

Ei	si	z _k	Q _{ik}	
1	0	×	abgeschaltet	für gesamte
0	1	×	zugeschaltet	Spalte
1	1	0	"ein"	
1	1	1	"aus"	

und daß zwischen der Logikanordnung (7) und der betreffenden Einzelquelle (6) eine Symchronisierschaltung (11) liegt, die zusammen mit allen anderen Synchronisierschaltungen an einer gemeinsamen Taktleitung (8) liegt.

20

2. D/A-Wandler nach Anspruch 1, dadurch gekennzeichnet, daß eine quadratische Matrix (1) und jeweils ein maus-2^{n/2}-Zeilen-und Spaltendekoder (2,3) verwendet sind.

25

3. D/A-Wandler nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, daß die Matrix (1) zeilenmäßig direkt über den niederwertigen Teil des zu wandelnden Digitalwortes (A_o bis A_{n-1}) angesteuert ist.

30

4. D/A-Wandler nach einem der vorhergehanden Ansprüche, dadurch gekennzeichnet, daß die Taktleitung (8) mäanderförmig nacheinander alle Spalten der Matrix (1) durchläuft.

35

5. D/A-Wandler nach Anspruch 4, dadurch gekennzeichnet, daß alle Einzelquellen (6) gemeinsam an einem Strombus (10) liegen.

6. D/A-Wandler nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß alle Einzelquellen (6) gemeinsam an einer Versorgungsleitung (9) liegen.

45

7. D/A-Wandler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß in den Thermometerdekoder Inverter parallel zu log. Verknüpfungsgliedern geschaltet sind, um in parallelen Signalwegen einen Laufzeitausgleich herzustellen.

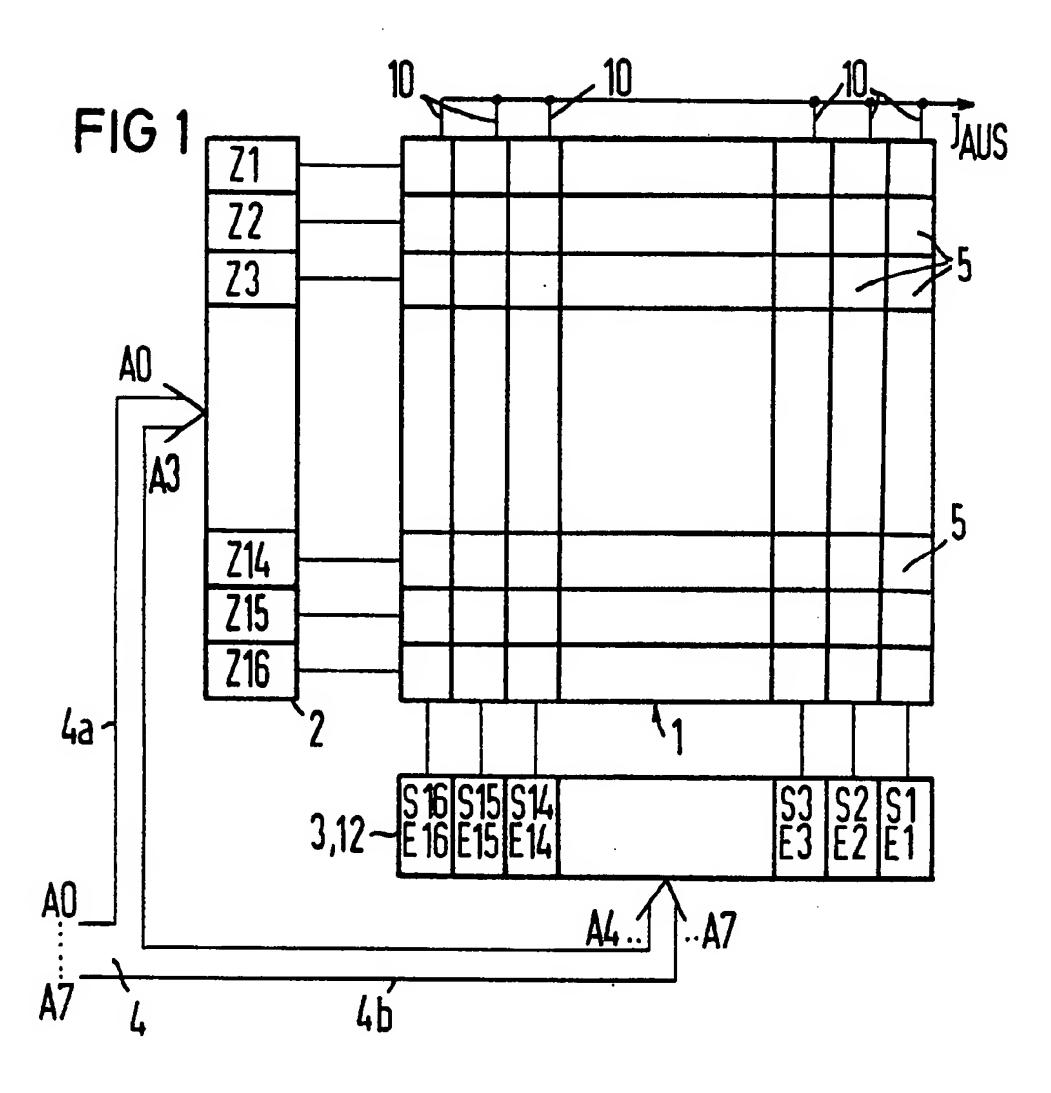
50

55

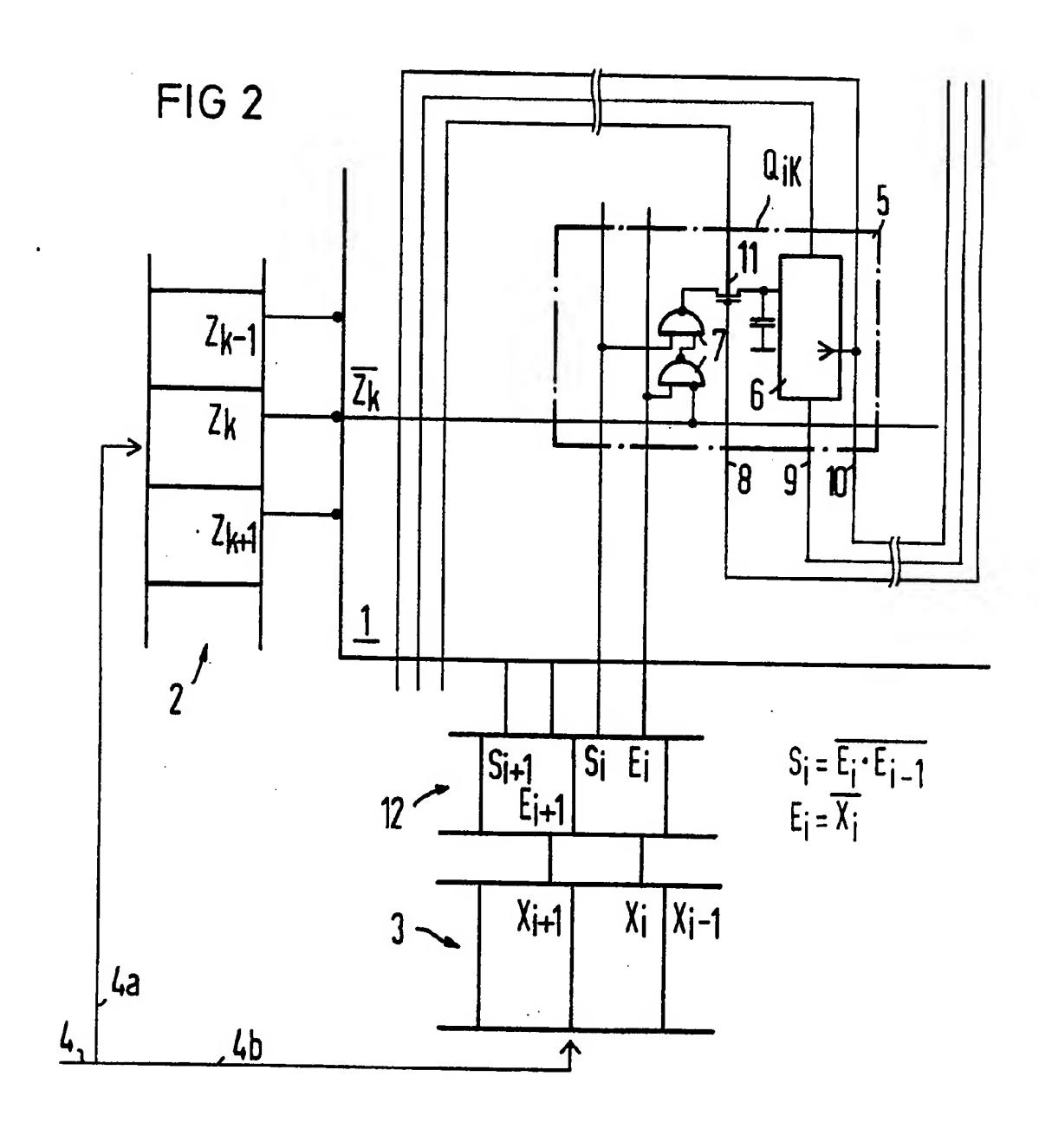
60

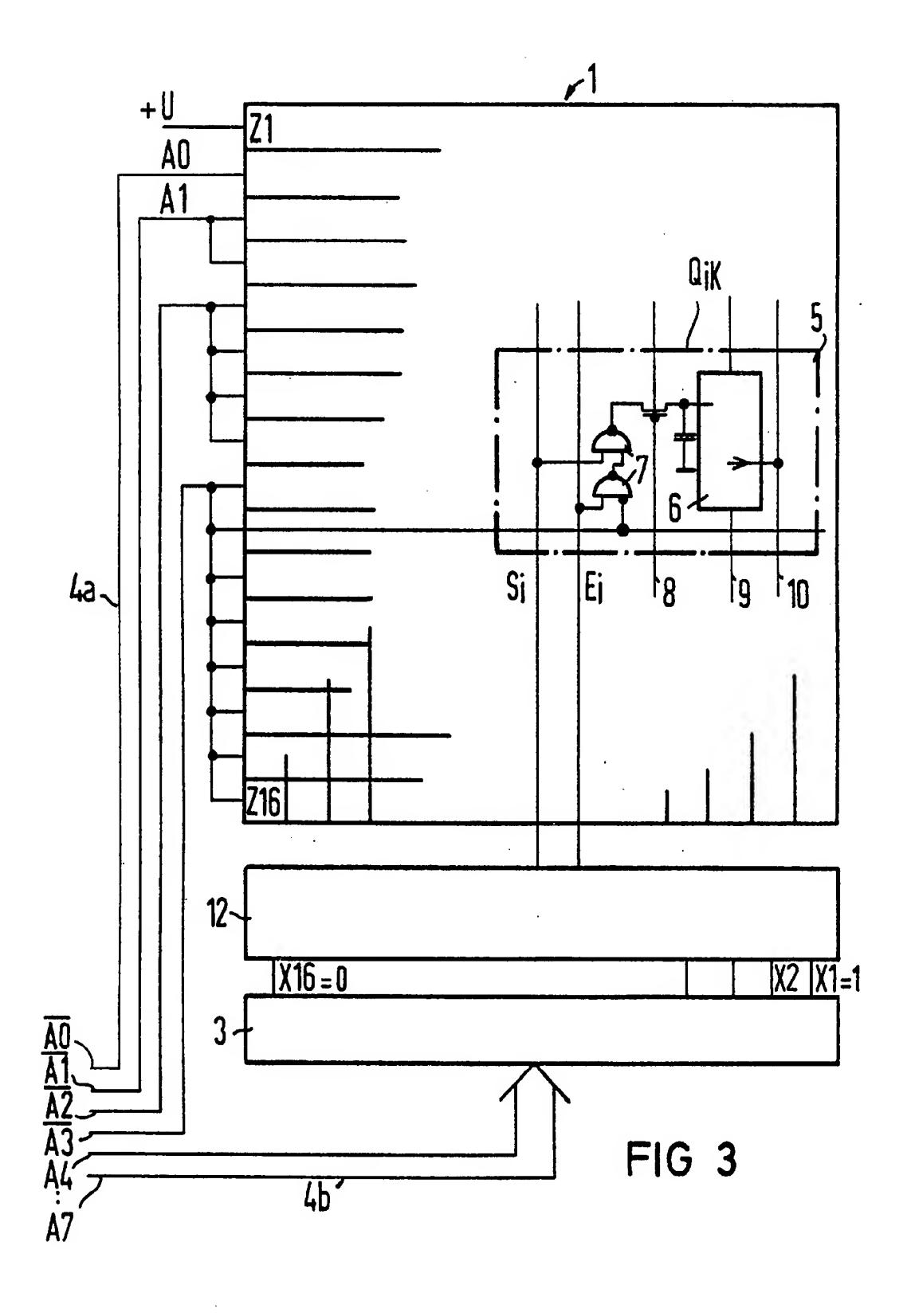
65

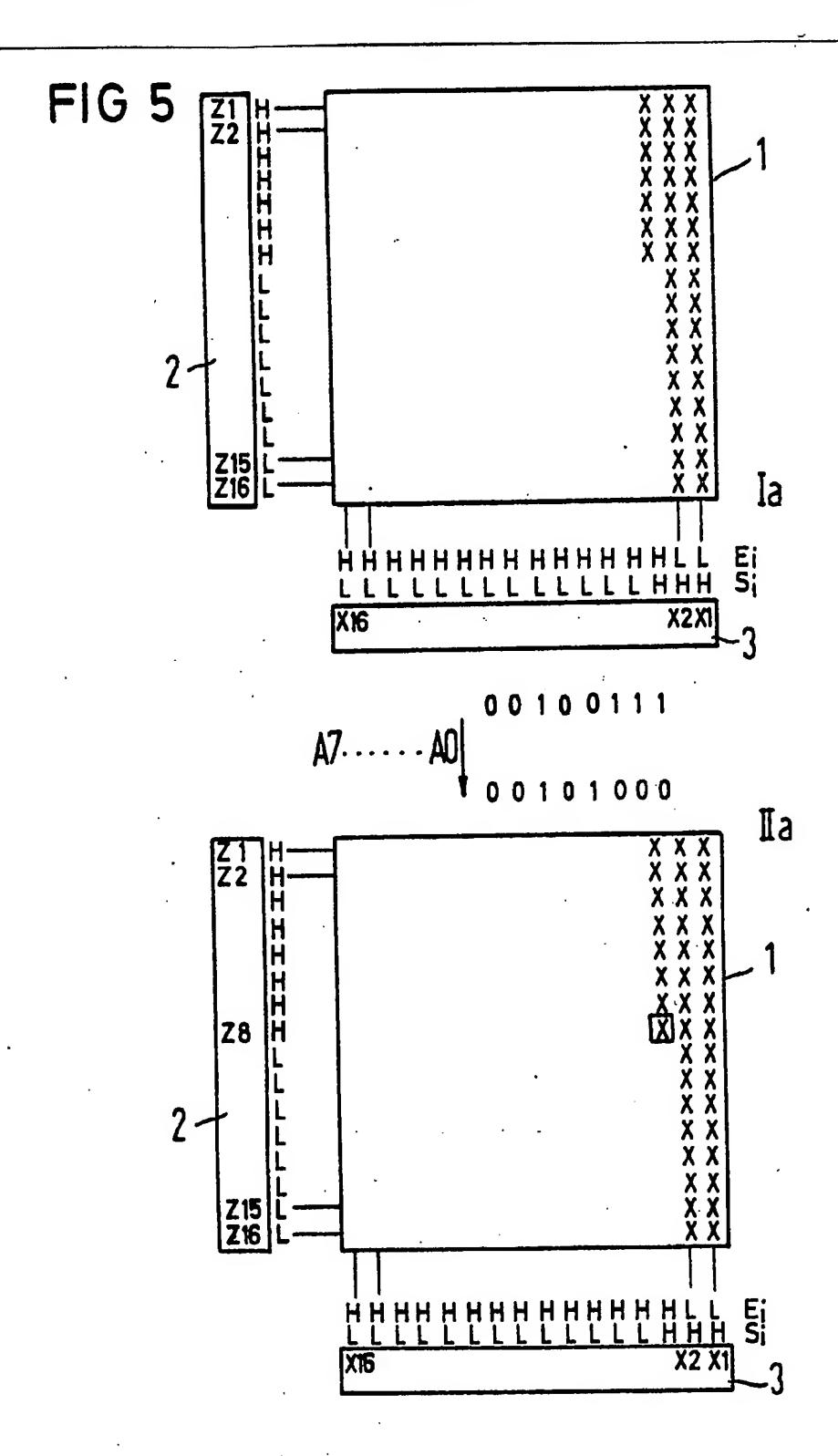
4



		Ei	Si	Zĸ	Stromquelle Qik
FIG	4	1 0 1 1	0 1 1 1	X X 0 1	abgeschaltet für gesamte Spalte Xi "EIN" "AUS"







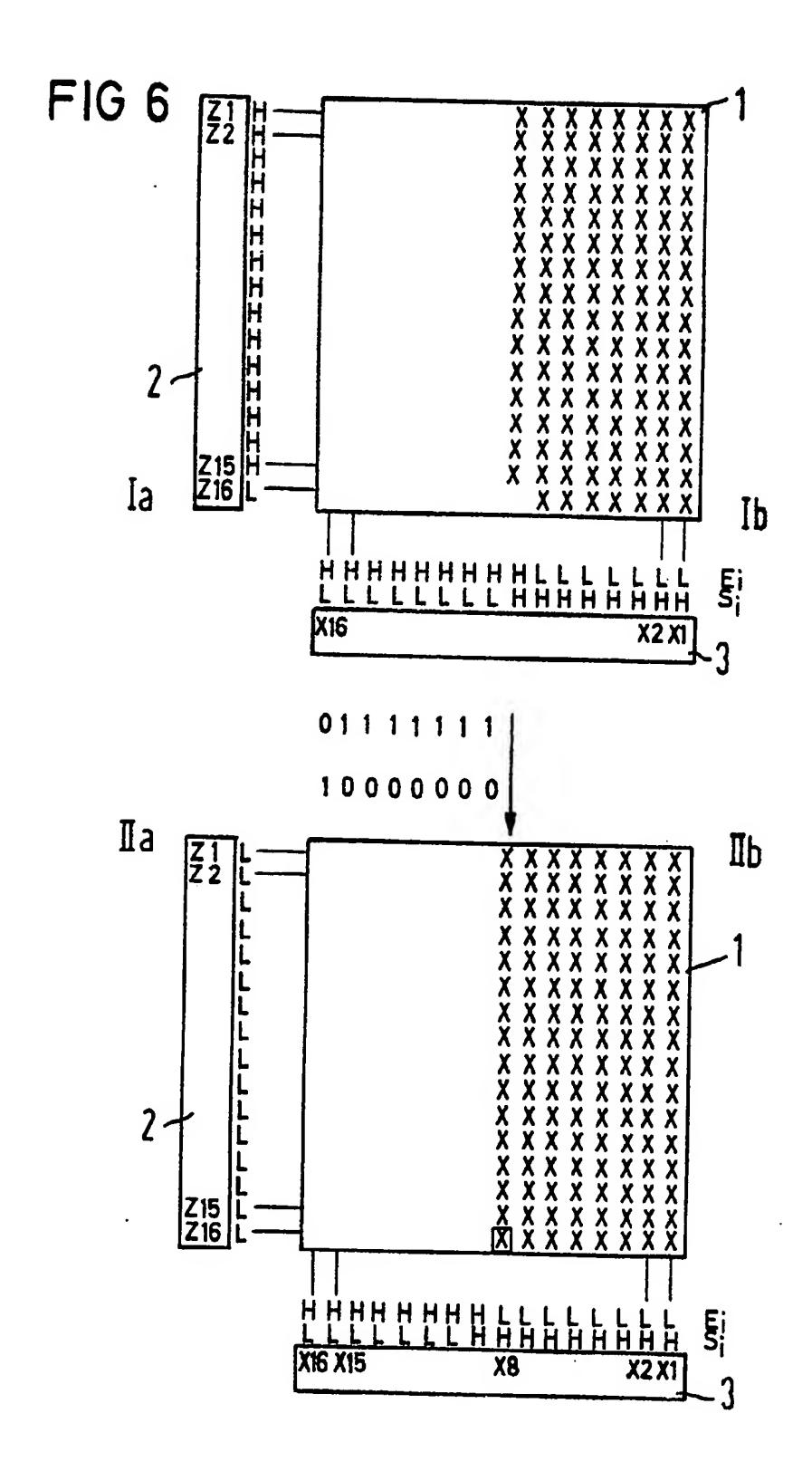
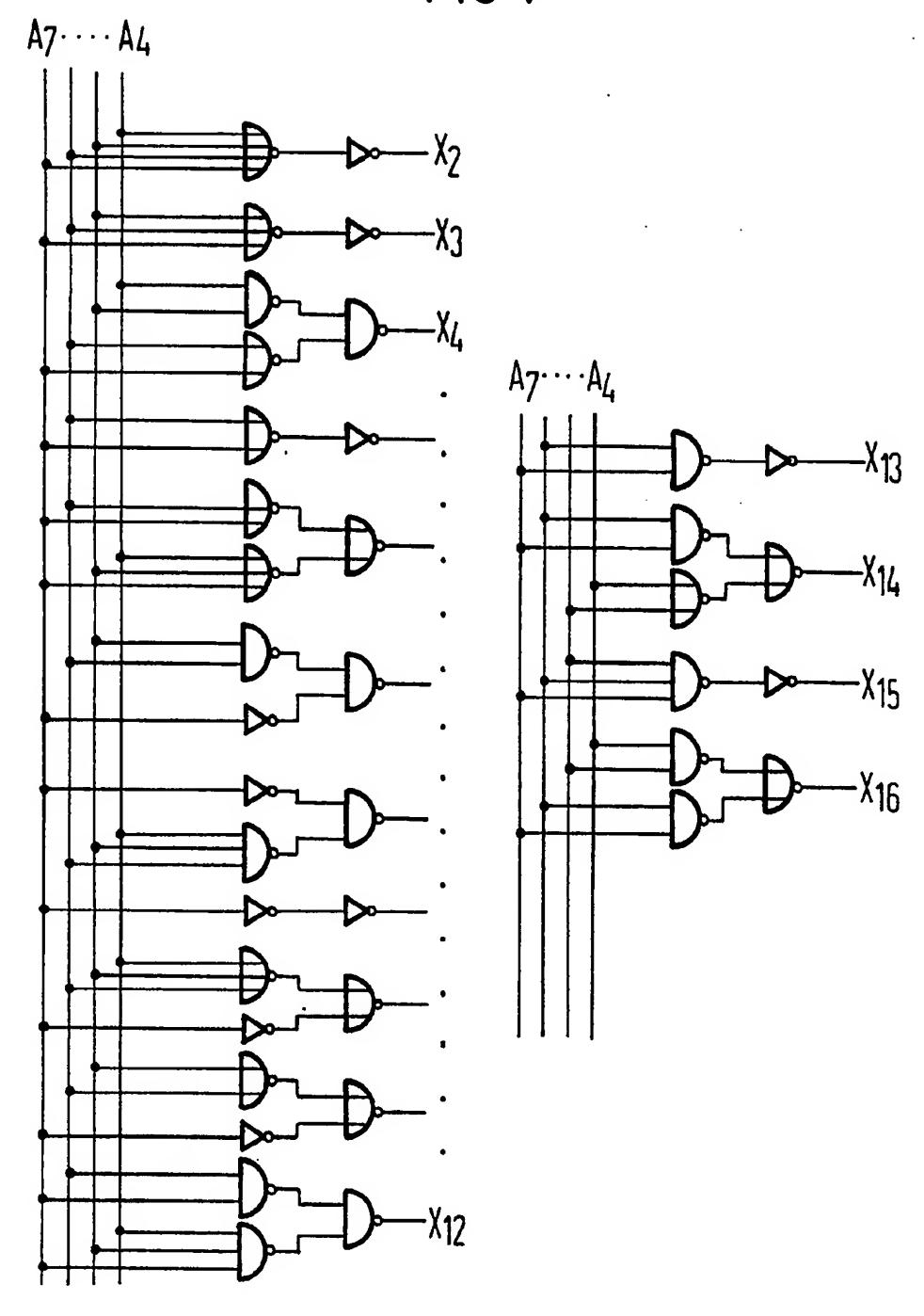


FIG 7



EPA Form 1503 03 82

EP 85 11 2291

	EINSCHLÄ						
ategorie	Kennzeichnung des Dokum der ma	nents mit Angabe, soweit erforde Bgeblichen Teile	rlich,	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl.4)		
D,Y	EP-A-0 043 897 * Seite 9 - S Figuren 9-14 *	(NIPPON) eite 33, Zeile	14;	1-3	H 03 M	1/74	
A	* Figur 19 *			5,6		,	
Y	US-A-4 016 555 * Spalte 10, Ze:	 (TYRELL) ilen 6-14; Figu	r 6	1			
	₩ ••••	to					
					RECHERO SACHGEBIET		
					H 03 M	1/74	
	•						
		•					
Derv	vorliegende Recherchenbericht wur	de für alle Patentansprüche erste	olit.				
	Pecherchenort DEN HAAG	Abschlußdatum der Bech		GUIVOI	Prüfer	•	
X : von Y : von and A : tech O : nich P : Zwis	TEGORIE DER GENANNTEN DO besonderer Bedeutung allein besonderer Bedeutung in Verb eren Veröffentlichung derselbe nologischer Hintergrund htschriftliche Offenbarung schenliteratur Erfindung zugrunde liegende T	etrachtet bindung mit einer D: n Kategorie L:	nach dem in der Ann aus anden	Anmeldedati neldung ange n Gründen al	nt, das jedoch ei um veröffentlich eführtes Dokum ngeführtes Doki Patentfamilie, üt	t worden ist ent ' ument	